

# PATENT ABSTRACTS OF JAPAN

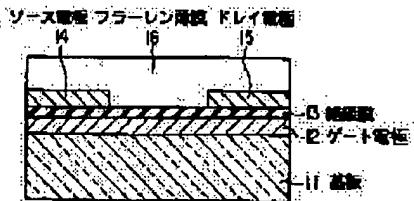
(11)Publication number : **07-147409**(43)Date of publication of application : **06.06.1995**

(51)Int.CI.

**H01L 29/786**(21)Application number : **05-295198**(71)Applicant : **TOSHIBA CORP**(22)Date of filing : **25.11.1993**(72)Inventor : **MIYAMOTO HIROHISA  
NISHIZAWA HIDEYUKI  
SUGIUCHI MASAMI  
HOSOYA MASAHIRO****(54) FIELD EFFECT ELEMENT****(57)Abstract:**

**PURPOSE:** To provide a field effect element which can be driven with a low voltage and a large on-current and a large on/off ratio and allows a flexible semiconductor thin film to be formed in a low-temperature process, and can be adapted to large area and large-scale integration.

**CONSTITUTION:** This field effect element is provided with a source electrode 14 and a drain electrode 15 formed on a substrate 11, a semiconductor layer including a fluorine thin film 16 formed between line source electrode 14 and the drain electrode 15 and an insulating film 13 and a gate electrode 12 which are formed in order adjacent to the channel region including the fluorine thin film 16.

**LEGAL STATUS**[Date of request for examination] **27.11.2000**[Date of sending the examiner's decision of rejection] **15.10.2002**

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

\* NOTICES \*

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the electric field effect type element which used the fullerene thin film as a semiconductor layer.

[0002]

[Description of the Prior Art] For example, as an electric field effect type element (FET) which constitutes the TFT (TFT) of a liquid crystal display element, a source electrode and a drain electrode are formed into inorganic semiconductor layers, such as an amorphous silicon prepared on the glass substrate, and MOS(metal-oxidesemiconductor) FET which prepared a metal oxide film and gate electrodes, such as SiO<sub>2</sub>, on this semiconductor layer is used abundantly. moreover -- as an insulator layer -- Si 3N<sub>4</sub> other than a metallic oxide etc. -- used MIS(metal-insulator semiconductor) FET is also known Furthermore, what used pi conjugated-system macromolecule thin films, such as the poly thiophene and polypyrrole, as a semiconductor layer is examined by recently.

[0003] When the current when not impressing voltage to the ON state current and a gate electrode for the current when impressing voltage to a gate electrode is made into the OFF state current, it is required for such an electric field effect type element that the ON state current should be large and the ratio (on-off ratio) of the ON state current and the OFF state current should be large.

[0004]

[Problem(s) to be Solved by the Invention] However, in the electric field effect type element using inorganic semiconductor thin films, such as an amorphous silicon, since it is necessary to make substrate temperature into 200 degrees C or more at the time of thin film formation, a heat-resistant scarce substrate material like plastics cannot be used. Moreover, there is a trouble that it is deficient in reliability that it is easy to generate a crack by the expansion and contraction and the shock by heat etc. Furthermore, although it is required that an element should be accumulated on a large scale on the substrate of a large area in recent years, it is very difficult to form a uniform inorganic semiconductor thin film by the large area.

[0005] On the other hand, when organic-semiconductor thin films, such as pi conjugated-system macromolecule, are used, since a thin film can be easily formed in a low-temperature process, it can respond to large-area-izing and large-scale integration, and has an advantage, like moreover flexibility is in a thin film. In order to enlarge the ON state current in the electric field effect type element which has such an organic-semiconductor thin film, it is required to make [ many ] the number of the carriers which make carrier mobility of a channel field high, or are accumulated to a channel field. However, if carrier mobility of a channel field is made high, the OFF state current will also become large and an on-off ratio will not improve. Moreover, in order to make the number of stored carriers of a channel field increase, without making the voltage impressed to a gate electrode increase, it is necessary to make the number of carriers in pi conjugated-system macromolecule increase, and there is a problem that the OFF state current becomes large also in this case.

[0006] The purpose of this invention solves such a problem, and drives it by the low battery, and the ON state current and its on-off ratio are large, and it is to offer the electric field effect type element which can form the semiconductor thin film which was rich in flexibility in the low-temperature process, and can respond to large-area-izing and large-scale integration.

[0007]

[Means for Solving the Problem and its Function] The source electrode and drain electrode which were formed by separating mutually the electric field effect type element of this invention on a substrate, The semiconductor layer which consists of a fullerene thin film which constitutes the channel field between this source electrode and a drain electrode, It is characterized by using for a semiconductor layer the fullerene thin film which comes to provide the insulator layer and gate electrode which adjoined the channel field of the semiconductor layer which consists of this fullerene thin film, and were formed one by one, excites by irradiation of light, and may generate a charge carrier (carrier).

[0008] Hereafter, this invention is further explained to a detail with reference to a drawing. Drawing 1 is the cross section showing an example of the electric field effect type element of this invention. In drawing 1, the gate electrode 12 is formed on a substrate 11, and the insulator layer 13 is formed so that the whole surface of the gate electrode 12 may be worn. Furthermore, the source electrode 14 and the drain electrode 15 are formed on an insulator layer 13, and the fullerene thin film 14 is formed on these. In addition, although the case where the semiconductor layer which consists of a fullerene thin film was formed on a gate electrode and an insulator layer was shown, you may form an insulator layer and a gate electrode one by one here on the

semiconductor layer which consists of a fullerene thin film in this invention.

[0009] In this invention, although what material is sufficient as long as substrate material is an insulating material, glass or especially a transparent material like plastics is desirable. semiconductors, such as Si which performed a metal, a conductive oxide, and low resistance-ized processing as a material of a source electrode and a drain electrode, -- comparatively -- low -- metal dope fullerene [ \*\*\*\* ] etc. is used

[0010] In this invention, the thin film of fullerene (C<sub>60</sub>, C<sub>70</sub>, C<sub>76</sub>, C<sub>78</sub>, C<sub>82</sub>, C<sub>84</sub>, etc.) is used as a semiconductor layer which constitutes the channel field between a source electrode and a drain electrode. moreover -- comparatively -- high -- you may use metal dope [ \*\*\*\* ] fullerene (the number [ Desirably ] of a dopant below 10<sup>19</sup>-piece /cm<sup>3</sup>), or metallofullerene Furthermore, you may use into a resin the thin film which distributed fullerene. As for the thickness of the fullerene thin film used as a semiconductor layer, it is desirable that it is 0.01-10 micrometers.

[0011] In this invention, the insulator layer (gate insulator layer) adjoined and formed in the channel field of the semiconductor layer which consists of a fullerene thin film will not be limited, especially if conductivity is the material below 10-12 S/cm. For example, oxides, such as a silicon oxide and an alumina, may be used and what oxidized the fullerene thin film used as a semiconductor layer may be used. As for the thickness of an insulator layer, it is desirable that it is 1nm - 100nm. Although the same material as the material of the source and a drain electrode is sufficient as the material of a gate electrode, since the element of this invention may irradiate light at the time of a drive, its transparent conductivity thin films, such as ITO, are especially desirable.

[0012] Hereafter, the principle of operation of the electric field effect type element of this invention is explained. In the electric field effect type element of this invention, if voltage is impressed to gate electrode-source inter-electrode, a carrier (an electron or hole) will generate in a fullerene thin film. At this time, if light is irradiated at a fullerene thin film, fullerene will be in an excitation state and many carriers will also generate a low gate voltage.

[0013] About the electric field effect type element shown in drawing 1 here, when a gate voltage which brings the electron in a fullerene thin film close to a gate electrode is impressed, the electron accumulated to source electrode-drain inter-electrode flows a channel field, and current value becomes large. In this case, the current which flows a channel field increases with the increase in the potential (Vd) of the drain electrode to a source electrode, and the current value reaches a saturation value. Moreover, this saturation current value increases with the increase in the potential (gate voltage Vg) of the gate electrode to a source electrode. Moreover, when a hole generates in a fullerene thin film similarly, the hole accumulated to source electrode-drain inter-electrode flows a channel field by impressing a gate voltage which brings the hole close to a gate electrode. And if light is irradiated at a fullerene thin film as mentioned above, since many carriers will be accumulated source electrode-drain inter-electrode, current value (ON state current) which flows a channel field by the low Vd can be enlarged. On the other hand, in not irradiating light at a fullerene thin film, since many carriers are not generated, it can make very small current value (OFF state current) which flows a channel field.

[0014] As mentioned above, with the electric field effect type element of this invention, the ON state current can be enlarged by irradiating light, and since the OFF state current can be made very small by suspending irradiation of light, a big on-off ratio can be attained. However, as long as the electric field effect type element of this invention has an unnecessary big on-off ratio, you may make it drive only by control of a gate voltage especially. Moreover, it is in the state which always made constant value the state or gate voltage which impressed the gate voltage, and it is also possible to drive by controlling only by change of the number of carriers accompanying irradiation of light the current which flows a channel field.

[0015] Generally the electric field effect type element of this invention can be manufactured as follows. First, a gate electrode is prepared on a substrate. In this case, after carrying out vacuum deposition of the conductive material, patterning can be carried out by photo lithography, or methods, such as carrying out the spatter of the conductive material through a mask, can be used. Next, an insulator layer is formed by the spatter, the vacuum deposition method, etc., and a source electrode and a drain electrode are further prepared by the spatter etc. through a mask on this insulator layer. The semiconductor layer which consists of a fullerene thin film so that the whole surface of this insulator layer and the source, and a drain electrode may finally be worn is formed. A fullerene thin film can be formed by the vacuum deposition, the molecule beam epitaxy (MBE) method, the spatter, or the cast method. The fullerene thin film used in this invention at this time can be easily formed in a low-temperature process, and can respond to large-area-izing and large-scale integration. And the formed fullerene thin film is rich in flexibility, and stability is also excellent.

[0016] Moreover, after the electric field effect type element of this invention forms the fullerene thin film mainly used as a semiconductor layer on a substrate, dopes a metal alternatively to the part through a mask and forms a source electrode and a drain electrode, it can be manufactured also by the method of oxidizing the front face of a fullerene thin film, forming an insulator layer, and forming a gate electrode on this insulator layer further. Thus, an element can be manufactured very easily by processing of a fullerene thin film using a semiconductor-device manufacturing process and the same process. The electric field effect type element of this invention can be used for uses, such as TFT (TFT) of a liquid crystal display element, and an optical responsibility electric field effect type element.

[0017]

[Example] Hereafter, the example of this invention is shown.

In example 1 this example, the electric field effect type element shown in drawing 1 was produced as follows first. The metal mask was prepared on the glass substrate as a substrate 11, and the ITO electrode which turns into the gate electrode 12 by the vacuum deposition method was formed. Next, the spatter of the alumina (aluminum 2O<sub>3</sub>) was carried out, and the about 10nm

insulator layer 13 was formed so that this ITO electrode might be covered. Subsequently, the metal mask was prepared on the insulator layer 13, and the golden electrode which turns into the source electrode 14 and the drain electrode 15 by the vacuum deposition method was formed. Here, these intervals were set to 10 micrometers. Furthermore, on these, vacuum deposition of the fullerene C<sub>60</sub> was carried out, the fullerene thin film 16 of 0.2 micrometers of thickness was formed, and the electric field effect type element of this example was obtained.

[0018] The relation between the potential V<sub>d</sub> of the drain electrode to the source electrode of this electric field effect type element and the current I<sub>d</sub> which flows to a drain electrode increased by making the potential V<sub>g</sub> of the gate electrode to a source electrode increase, and reached the saturation value. Furthermore, more higher I<sub>d</sub> at a low V<sub>g</sub> was observable by irradiating light from the ITO electrode side which is a transparent conductivity oxide film. That is, the good electric field effect type element with a very large on-off ratio was obtained greatly [the ON state current] by carrying out optical irradiation.

[0019] The manufacturing process of the electric field effect type element in this example is shown in example 2 drawing 2. On the glass substrate 21, vacuum deposition of the fullerene C<sub>60</sub> was carried out, and the fullerene thin film 22 of 0.2 micrometers of thickness was formed (drawing 2 (a)). The metal mask 23 was formed on this fullerene thin film 22, the potassium was doped to a part for an outcrop, conductivity was given, and the K<sub>3</sub>C<sub>60</sub> layer with a thickness of about 50nm it is thin to the source electrode 24 and the drain electrode 25 was formed (drawing 2 (b)). Furthermore, the fullerene oxide film with a thickness of 10nm was formed as an insulator layer 26 by carrying out plasma oxidation of the front face of the fullerene thin film 22 (drawing 2 (c)). Then, on the insulator layer 26, vacuum deposition of the ITO was carried out, the gate electrode 27 with a thickness of 0.2 micrometers was formed (drawing 2 (d)), and the electric field effect type element of this example was obtained. With the electric field effect type element of this example as well as an example 1, the good property that the ON state current is large and that an on-off ratio is very large was acquired.

[0020]

[Effect of the Invention] According to this invention, as explained in full detail above, it drives by the low battery, and the ON state current and an on-off ratio are large, and the electric field effect type element which can form the semiconductor thin film which was rich in flexibility in the low-temperature process, and can respond to large-area-izing and large-scale integration can be offered.

---

[Translation done.]

\* NOTICES \*

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] The cross section of an example of the electric field effect type element of this invention.

[Drawing 2] The cross section showing the manufacturing process of the electric field effect type element in the example 2 of this invention.

[Description of Notations]

11 [ -- 14 An insulator layer, 15 / -- The source, a drain electrode 16 / -- A fullerene thin film, 21 / -- A glass substrate, 22 / -- A fullerene thin film, 23 / -- 24 A mask, 25 / -- The source, a drain electrode 26 / -- An insulator layer, 27 / -- Gate electrode. ] -- A substrate, 12 -- A gate electrode, 13

---

[Translation done.]

\* NOTICES \*

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The electric field effect type element characterized by providing the insulator layer and gate electrode which adjoined the channel field of the semiconductor layer which consists of a fullerene thin film which constitutes the channel field between the source electrode and drain electrode which were formed by dissociating mutually on the substrate, and this source electrode and a drain electrode, and the semiconductor layer which consists of this fullerene thin film, and were formed one by one.

---

[Translation done.]

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平7-147409

(43)公開日 平成7年(1995)6月6日

(51)Int.Cl.  
H01L 29/786

識別記号  
9056-4M

F I

技術表示箇所

H01L 29/78 311 B

審査請求 未請求 請求項の数1 OL (全4頁)

(21)出願番号 特願平5-295198  
(22)出願日 平成5年(1993)11月25日

(71)出願人 000003078  
株式会社東芝  
神奈川県川崎市幸区堀川町72番地  
(72)発明者 宮本 浩久  
神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内  
(72)発明者 西沢 秀之  
神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内  
(72)発明者 杉内 政美  
神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内  
(74)代理人 弁理士 鈴江 武彦

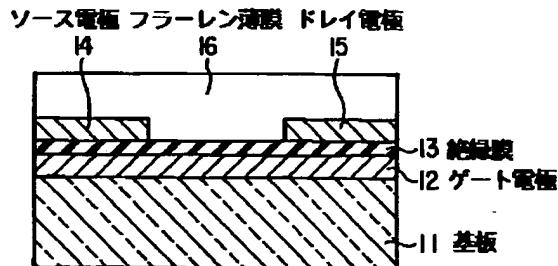
最終頁に続く

(54)【発明の名称】電界効果型素子

(57)【要約】

【目的】低電圧で駆動し、オン電流およびオン・オフ比が大きく、かつ低温プロセスで柔軟性に富んだ半導体薄膜を形成でき大面積化・大規模集積化に対応できる電界効果型素子を提供する。

【構成】基板11上に形成されたソース電極14およびドレイン電極15と、ソース電極14とドレイン電極15との間に形成されたフラーレン薄膜16からなる半導体層と、フラーレン薄膜16からなる半導体層のチャネル領域に隣接して順次形成された絶縁膜13およびゲート電極12とを有する。



## 【特許請求の範囲】

【請求項1】 基板上に互いに分離して形成されたソース電極およびドレイン電極と、該ソース電極とドレイン電極との間のチャネル領域を構成するフラーレン薄膜からなる半導体層と、該フラーレン薄膜からなる半導体層のチャネル領域と隣接して順次形成された絶縁膜およびゲート電極とを具備したことを特徴とする電界効果型素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は半導体層としてフラーレン薄膜を用いた電界効果型素子に関する。

## 【0002】

【従来の技術】 例えば液晶表示素子の薄膜トランジスタ(TFT)を構成する電界効果型素子(FET)としては、ガラス基板上に設けたアモルファスシリコンなどの無機半導体層中にソース電極およびドレイン電極を形成し、この半導体層上にSiO<sub>2</sub>などの金属酸化膜およびゲート電極を設けたMOS(metal-oxidesemiconductor)FETが多用されている。また、絶縁膜として金属酸化物以外のSi<sub>3</sub>N<sub>4</sub>などを用いたMIS(metal-insulatorsemiconductor)FETも知られている。さらに、最近では半導体層としてポリチオフェン、ポリビロールなどのπ共役系高分子薄膜を用いたものが検討されている。

【0003】 このような電界効果型素子には、ゲート電極に電圧を印加したときの電流をオン電流、ゲート電極に電圧を印加しないときの電流をオフ電流としたとき、オン電流が大きく、かつオン電流とオフ電流との比(オン・オフ比)が大きいことが要求される。

## 【0004】

【発明が解決しようとする課題】 しかし、アモルファスシリコンなどの無機半導体薄膜を用いた電界効果型素子においては、薄膜形成時に基板温度を200°C以上にする必要があるため、プラスチックのような耐熱性の乏しい基板材料は使用できない。また、熱による伸縮や衝撃によってクラックが発生しやすいなど、信頼性が乏しいという問題点がある。さらに、近年は大面積の基板上に素子を大規模に集積することが要求されているが、大面積で均一な無機半導体薄膜を形成することは非常に困難である。

【0005】 一方、π共役系高分子などの有機半導体薄膜を用いた場合、低温プロセスで容易に薄膜を形成できるため大面積化・大規模集積化に対応でき、しかも薄膜に柔軟性があるなどの利点を有している。このような有機半導体薄膜を有する電界効果型素子においてオン電流を大きくするためには、チャネル領域のキャリヤ移動度を高くするか、またはチャネル領域に蓄積されるキャリヤの数を多くすることが必要である。しかし、チャネル

領域のキャリヤ移動度を高くするとオフ電流も大きくなり、オン・オフ比は向上しない。また、ゲート電極へ印加する電圧を増加させることなくチャネル領域の蓄積キャリヤ数を増加させるためには、π共役系高分子中のキャリヤ数を増加させる必要があり、この場合もオフ電流が大きくなるという問題がある。

【0006】 本発明の目的は、このような問題を解決して、低電圧で駆動し、オン電流およびオン・オフ比が大きく、かつ低温プロセスで柔軟性に富んだ半導体薄膜を形成でき大面積化・大規模集積化に対応できる電界効果型素子を提供することにある。

## 【0007】

【課題を解決するための手段と作用】 本発明の電界効果型素子は、基板上に互いに分離して形成されたソース電極およびドレイン電極と、該ソース電極とドレイン電極との間のチャネル領域を構成するフラーレン薄膜からなる半導体層と、該フラーレン薄膜からなる半導体層のチャネル領域に隣接して順次形成された絶縁膜およびゲート電極とを具備してなり、光の照射により励起して電荷担体(キャリヤ)を発生し得るフラーレン薄膜を半導体層に用いたことを特徴とするものである。

【0008】 以下、本発明を図面を参照してさらに詳細に説明する。図1は、本発明の電界効果型素子の一例を示す断面図である。図1においては、基板11上にゲート電極12が形成され、ゲート電極12の全面を覆うように絶縁膜13が形成されている。さらに絶縁膜13上にソース電極14およびドレイン電極15が形成され、これらの上にフラーレン薄膜14が形成されている。なおここでは、フラーレン薄膜からなる半導体層がゲート電極および絶縁膜上に形成される場合について示したが、本発明においてはフラーレン薄膜からなる半導体層上に絶縁膜およびゲート電極を順次形成してもよい。

【0009】 本発明において、基板材料は絶縁材料であればどのような材料でもよいが、ガラスまたはプラスチックのような透明な材料が特に望ましい。ソース電極およびドレイン電極の材料としては、金属、導電性酸化物、低抵抗化処理を施したSiなどの半導体、比較的低抵抗な金属ドープフラーレンなどが用いられる。

【0010】 本発明において、ソース電極とドレイン電極との間のチャネル領域を構成する半導体層としては、フラーレン(C<sub>60</sub>、C<sub>70</sub>、C<sub>76</sub>、C<sub>78</sub>、C<sub>82</sub>、C<sub>84</sub>など)の薄膜が用いられる。また、比較的高抵抗な金属ドープフラーレン(望ましくはドーパントの個数が10<sup>19</sup>個/cm<sup>3</sup>以下)または金属内包フラーレンを用いてもよい。さらに、樹脂中にフラーレンを分散させた薄膜を用いてもよい。半導体層となるフラーレン薄膜の膜厚は0.01~10μmであることが望ましい。

【0011】 本発明において、フラーレン薄膜からなる半導体層のチャネル領域に隣接して形成される絶縁膜(ゲート絶縁膜)は伝導度が10<sup>-12</sup>S/cm以下の材

料であれば特に限定されない。例えば、シリコン酸化膜、アルミナなどの酸化物を用いてもよいし、半導体層となるフラー・レン薄膜を酸化処理したものを用いてもよい。絶縁膜の膜厚は、1 nm～100 nmであることが望ましい。ゲート電極の材料はソースおよびドレイン電極の材料と同一の材料でもよいが、本発明の素子は駆動時に光を照射する場合があるので、特にITOなどの透明導電性薄膜が望ましい。

【0012】以下、本発明の電界効果型素子の動作原理を説明する。本発明の電界効果型素子において、ゲート電極—ソース電極間に電圧を印加すると、フラー・レン薄膜中にキャリヤ（電子またはホール）が生成する。このとき、フラー・レン薄膜に光を照射するとフラー・レンが励起状態になり、低いゲート電圧でも多くのキャリヤが生成する。

【0013】ここで例えば図1に示した電界効果型素子について、フラー・レン薄膜中の電子をゲート電極に近づけるようなゲート電圧を印加した場合、ソース電極—ドレイン電極間に蓄積した電子がチャネル領域を流れ、電流値は大きくなる。この場合、チャネル領域を流れる電流はソース電極に対するドレイン電極の電位（Vd）の増加に伴って増加し、その電流値は飽和値に達する。また、この飽和電流値はソース電極に対するゲート電極の電位（ゲート電圧Vg）の増加に伴って増加する。また、同様にフラー・レン薄膜中にホールが生成した場合、そのホールをゲート電極に近づけるようなゲート電圧を印加することにより、ソース電極—ドレイン電極間に蓄積したホールがチャネル領域を流れ。そして、上述したようにフラー・レン薄膜に光を照射すると、ソース電極—ドレイン電極間に多くのキャリヤが蓄積されるので、低いVdでチャネル領域を流れる電流値（オン電流）を大きくできる。一方、フラー・レン薄膜に光を照射しない場合には、多数のキャリヤが発生しないためチャネル領域を流れる電流値（オフ電流）を非常に小さくできる。

【0014】以上のように、本発明の電界効果型素子では光を照射することによりオン電流を大きくでき、光の照射を停止することによりオフ電流を非常に小さくできるので大きなオン・オフ比を達成できる。ただし本発明の電界効果型素子は、特に大きなオン・オフ比が必要なればゲート電圧の制御のみで駆動させてもかまわない。また、ゲート電圧を印加した状態あるいはゲート電圧を常に一定値とした状態で、光の照射に伴うキャリヤの数の変化のみでチャネル領域を流れる電流を制御して駆動を行うことも可能である。

【0015】本発明の電界効果型素子は一般的には以下のようにして製造することができる。まず、基板上にゲート電極を設ける。この場合、導電性材料を真空蒸着した後フォトリソグラフィーによりパターニングしたり、導電性材料をマスクを介してスパッタするなどの方法を用いることができる。次に、スパッタ法、真空蒸着法な

どにより絶縁膜を形成し、さらにこの絶縁膜上にマスクを介してソース電極およびドレイン電極をスパッタなどにより設ける。最後にこの絶縁膜およびソース、ドレイン電極の全面を覆うようにフラー・レン薄膜からなる半導体層を形成する。フラー・レン薄膜は蒸着法、分子ビームエピタキシー（MBE）法、スパッタ法、またはキャスト法により形成することができる。このとき本発明において用いられるフラー・レン薄膜は、低温プロセスで容易に形成することができ、大面積化・大規模集積化に対応できる。しかも、形成されたフラー・レン薄膜は柔軟性に富み、安定性も優れている。

【0016】また、本発明の電界効果型素子は、基板上に主に半導体層として用いられるフラー・レン薄膜を形成し、マスクを介してその一部に選択的に金属をドープしてソース電極およびドレイン電極を形成した後、フラー・レン薄膜の表面を酸化処理するなどして絶縁膜を形成し、更にこの絶縁膜上にゲート電極を形成するという方法によっても製造することができる。このように半導体デバイス製造工程と同様な工程を用いてフラー・レン薄膜の処理により極めて容易に素子を製造することができる。本発明の電界効果型素子は、液晶表示素子の薄膜トランジスタ（TFT）、光応答性電界効果型素子などの用途に用いることができる。

### 【0017】

【実施例】以下、本発明の実施例を示す。

#### 実施例1

本実施例ではまず、図1に示される電界効果型素子を以下のように作製した。基板11としてガラス基板上に金属製のマスクを設け、真空蒸着法によりゲート電極12となるITO電極を形成した。次に、このITO電極を覆うようにアルミナ（Al<sub>2</sub>O<sub>3</sub>）をスパッタして10 nm程度の絶縁膜13を形成した。次いで、絶縁膜13上に金属製のマスクを設け、真空蒸着法によりソース電極14およびドレイン電極15となる金電極を形成した。ここで、これらの間隔は10 μmとした。さらに、これらの上にフラー・レンC<sub>60</sub>を真空蒸着して膜厚0.2 μmのフラー・レン薄膜16を形成し、本実施例の電界効果型素子を得た。

【0018】この電界効果型素子のソース電極に対するドレイン電極の電位Vdとドレイン電極に流れる電流Idとの関係は、ソース電極に対するゲート電極の電位Vgを増加させることにより増加し、飽和値に達した。さらに、透明導電性酸化膜であるITO電極側から光を照射することにより、より低いVgでより高いIdが観察できた。すなわち、光照射することでオン電流が大きく、かつオン・オフ比が極めて大きい良好な電界効果型素子が得られた。

#### 【0019】実施例2

図2に本実施例における電界効果型素子の製造工程を示す。ガラス基板21上にフラー・レンC<sub>60</sub>を真空蒸着して

膜厚 $0.1\text{--}2\mu\text{m}$ のフラーレン薄膜22を形成した(図2(a))。このフラーレン薄膜22上に金属製のマスク23を設け、露出部分にカリウムをドーピングして導電性を与え、ソース電極24およびドレイン電極25となる厚さ約 $50\text{ nm}$ の $\text{K}_3\text{C}_60$ 層を形成した(図2(b))。さらに、フラーレン薄膜22の表面をスマ酸化することにより、絶縁膜26として厚さ $10\text{ nm}$ のフラーレン酸化膜を形成した(図2(c))。この後、絶縁膜26上にITOを真空蒸着して厚さ $0.2\mu\text{m}$ のゲート電極27を形成し(図2(d))、本実施例の電界効果型素子を得た。本実施例の電界効果型素子でも、実施例1と同様にオン電流が大きくかつオン・オフ比が極めて大きい良好な特性が得られた。

## 【0020】

【発明の効果】以上詳述したように本発明によれば、低

電圧で駆動し、オン電流およびオン・オフ比が大きく、かつ低温プロセスで柔軟性に富んだ半導体薄膜を形成でき大面積化・大規模集積化に対応できる電界効果型素子を提供できる。

## 【図面の簡単な説明】

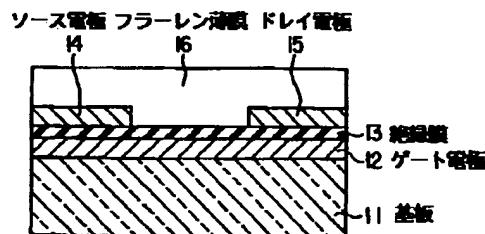
【図1】本発明の電界効果型素子の一例の断面図。

【図2】本発明の実施例2における電界効果型素子の製造工程を示す断面図。

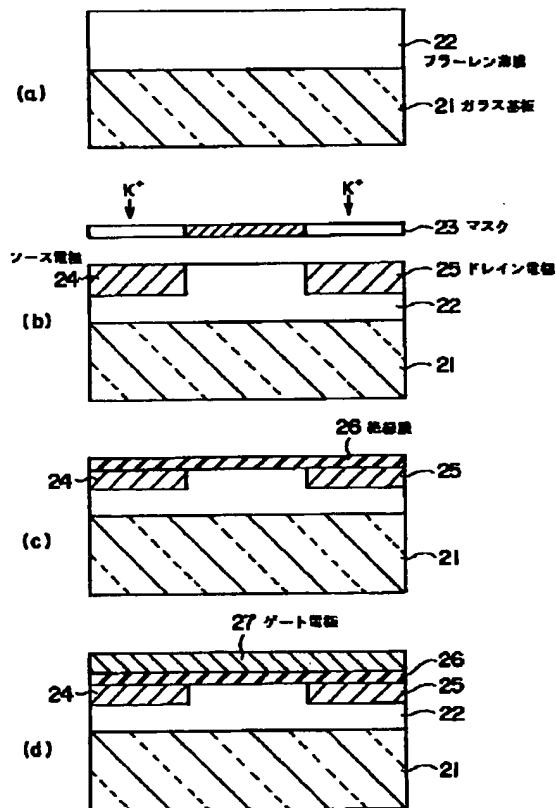
## 【符号の説明】

10 1 1…基板、1 2…ゲート電極、1 3…絶縁膜、1 4、1 5…ソース、ドレイン電極、1 6…フラーレン薄膜、2 1…ガラス基板、2 2…フラーレン薄膜、2 3…マスク、2 4、2 5…ソース、ドレイン電極、2 6…絶縁膜、2 7…ゲート電極。

【図1】



【図2】



フロントページの続き

(72)発明者 細矢 雅弘

神奈川県川崎市幸区小向東芝町1番地 株

式会社東芝研究開発センター内